

ディップコート法を用いた C₆₀ 有機電界効果トランジスタの作製と評価

Evaluation of C₆₀ Field Effect Transistor Prepared by Dip Coating Method

日本大学大学院理工学研究科 電子工学専攻
0037 光永智哉

Department of Electronics & Computer Science,
Graduate School of Science & Technology, Nihon University,
M0037, Tomoya Mitsunaga

Abstract : ボトムアップ法による有機電解効果トランジスタ作製の手法の一つとして、C₆₀ 飽和溶液をディッピングすることによって出来る C₆₀ ウィスカーに注目した。成長位置の制御手法として撥水処理を行うことを考え、処理を行い、引き上げを行った。表面処理をしていない部分については C₆₀ ウィスカーの成長が見られた。逆に撥水処理をした部分については、未処理に比べ、C₆₀ ウィスカーの数は少なく、また大きさも小さいことから、撥水処理により成長を抑制出来たと考えられる。

1. 背景

トランジスタを始めとした電子デバイスはさらなる小型化、高集積化、高速化を目指した研究が行われてきた。電子デバイスの小型化のための微細加工技術には、大きく分けて二つの方法がある。大きな材料を削り加工して小さいものを作るトップダウンの技術と原子や分子を組み合わせて機能性をもつ構造を作るボトムアップがある。トップダウンの技術の代表的なものは半導体微細加工技術である。一方、ボトムアップの技術としては、走査型プローブ顕微鏡による原子や分子操作、自己組織化現象を用いた超微粒子などの作製や配置技術、高度な化学反応を用いた高機能分子の合成技術がある。

現在、シリコンを中心としたトップダウン技術では、2012年の時点で 30 nm 未満の回路最小寸法が実現されている。また、電子線リソグラフィの分解能はすでに 10 nm を下回っている。巨額の設備投資費を考慮しないなら数 10nm 以下の最小寸法の回路を大量生産することも可能である。しかし、以下に列記するような問題が指摘されている。1) 寸法のわずかなばらつきが特性に大きな影響を与える。2) ドーピングは統計的なばらつきが大きくなり利用できなくなる。3) 熱の放散が困難になる。4) 不要な量子化現象や単電子現象が現れている。このように技術的・本質的な問題を解決できない状況に直面し始め、シリコン系半導体の集積回路におけるダウンサイジングの限界が明らかになりつつある。

このような状況の打開策として、シリコンなどの無機物から、分子単体で機能をもつ有機物が注目されている。有機物を自己組織化させて、電子デバイスを作製するボトムアップ法によるデバイス作製の試みが精力的に進められている^[1]。

ボトムアップ法によってできる電子デバイスの代表的な材料の一つとして C₆₀(図 1)が挙げられる。特に、有機溶媒を用いて C₆₀ 分子を溶かし、その後溶液を気化させることによって得られる C₆₀ ウィスカーに着目した。C₆₀ ウィスカーは C₆₀ を溶かす有機溶媒の種類を変化させることによって形状をさまざまに変化させる^[2,3]。さらに、針状に成長した C₆₀ ウィスカーを使用したトランジスタの作製に成功したとの報告も行われており、C₆₀ をチャネルとした図 2 に示すようなトランジスタを簡易に作製することができると期待されている^[4,5]。しかしながら、ディップコート法によってできる C₆₀ ウィスカーの位置制御が確立されていないため、1) プローブを使用し電極間に設置する、2) 電極間に C₆₀ ウィスカーをば

らまいて架橋させる、などの手法が検討されているが、簡易に素子作製するレベルには至っていない。

本研究では、電極間に選択的に C₆₀ ウィスカーを架橋させる手法として、基板表面に表面処理を行い、基板の濡れ性を変化させ、結晶成長を制御することを試みた。基板表面にシランカップリング剤やチオール系の薬品を用いて処理を行うことにより、親水性、疎水性、撥水性といった濡れ性にすることが出来る。このような表面処理を部分的に行うことによって、溶液の付着性を変化させ、成長箇所を選択的に制御できるものと考えている。

ここでは、表面処理を行った基板でディッピングを行い、C₆₀ ウィスカーの成長制御を試みることを目指し、金属電極間に C₆₀ ウィスカーを架橋させる実験プロセスならびに得られた成果について述べる。

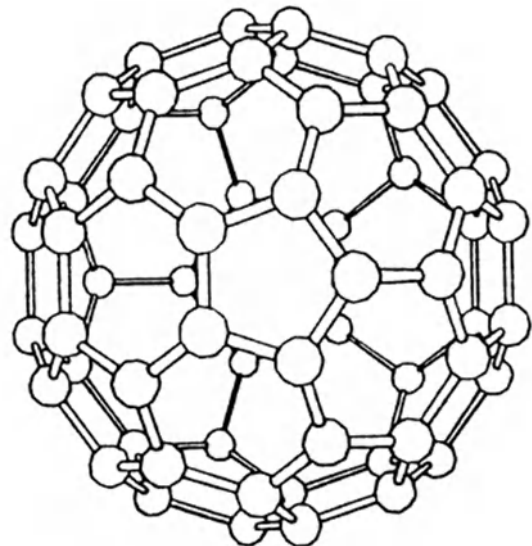


図 1 C₆₀(フラーレン)

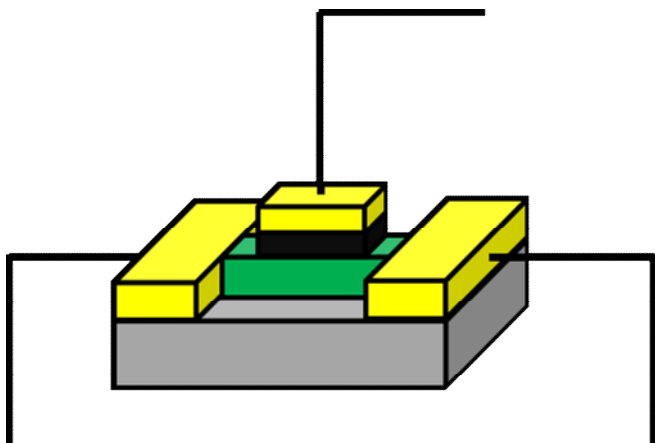


図2 トップゲート型有機電界効果トランジスタ概略図



時間 10min、引き上げ速度 $1\mu\text{m/s}$ の条件下で基板の引き上げを行った。

図3 フォトリソグラフィ装置

2. 目的

表面処理を行った基板上でディッピングを行うことにより C_{60} ウィスカーの成長位置制御を試みた。

3. 実験方法・条件

3.1 基板洗浄

基板には $10\text{mm} \times 10\text{mm}$ の SiO_2/Si 基板を使用した。 $0.01 \Omega \cdot \text{cm}$ 以下、熱酸化膜 3000Å 片面ミラー、表面が(100)の物を使用した。基板はアセトン 5min、アセトン 15min、エタノール 5min の順番で超音波洗浄を行った後、 N_2 ガスによりブローを行った。

3.2 電極作製

電極作製にはフォトリソグラフィ装置(図3)と真空蒸着装置(図4)を用いた。洗浄した基板にポジレジスト液とスピナー(図5)を用いてレジスト膜を成膜した。成膜後は恒温槽を用いて、プリベークを 90°C 、20min 行った。ベーク後に長形状フォトマスク(図3)もしくは三角形フォトマスク(図4)を用いて紫外線照射を行った後、現像液を用いて現像することで電極型の穴を開けた。

フォトリソグラフィを行った後、真空蒸着装置を用いて、電極材料として Cr、Au を用いて、の順に表1に示す条件で蒸着を行い、Cr/Au 2層膜作製した。引き続き、リフトオフを行い、電極作製を完了した。

3.3 表面処理

表面処理をしない箇所をレジスト膜でカバーするために図10、図11を用いて、選択的表面処理にもフォトリソグラフィを用いた。撥水処理のシランカップリング剤として

Trichloro(1H,1H,2H,2H-perfluorooctyl)silane(SIGMA-ALDRICH社製、純度97%、図12)を用いて表面処理を行った後、リフトオフを行った。撥水処理は恒温槽とシャーレ(図13)を用いて行った。処理時間と温度条件を図14に示す。撥水処理は恒温槽により、熱処理をした。一連の流れを図15から図18に示す。また、今回撥水処理箇所を図19に示す。図19の赤い部分に撥水処理を行った。

3.4 ディップコート

ディップコートを行うにあたり、 C_{60} (フロンティアカーボン株式会社製、純度99.5%)を Trimethylbenzene に溶かし、過飽和状態にさせ、上澄み液を採取することで飽和溶液を作製した。ディップコーター(図)を用いて浸漬



図4 真空蒸着装置



図5 スピナー

図6 レジスト膜成膜

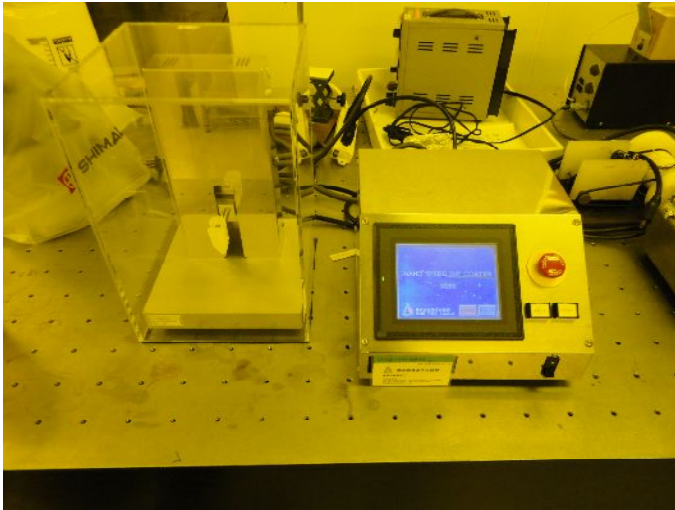


図7 紫外線照射、現像

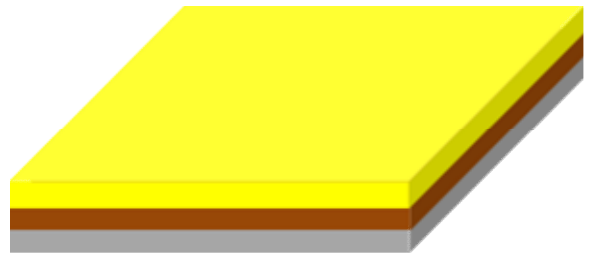


図8 真空蒸着

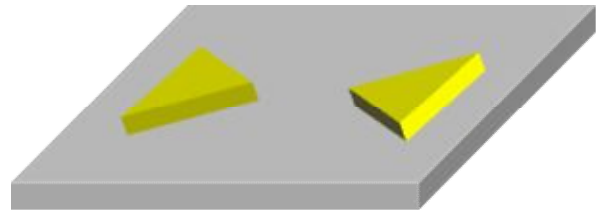


図9 リフトオフ



図5 基板洗浄

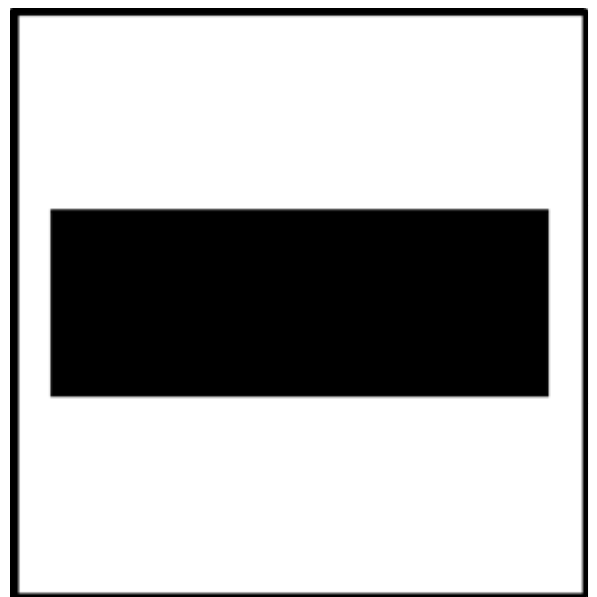


図10 表面処理用長方形
フォトマスク

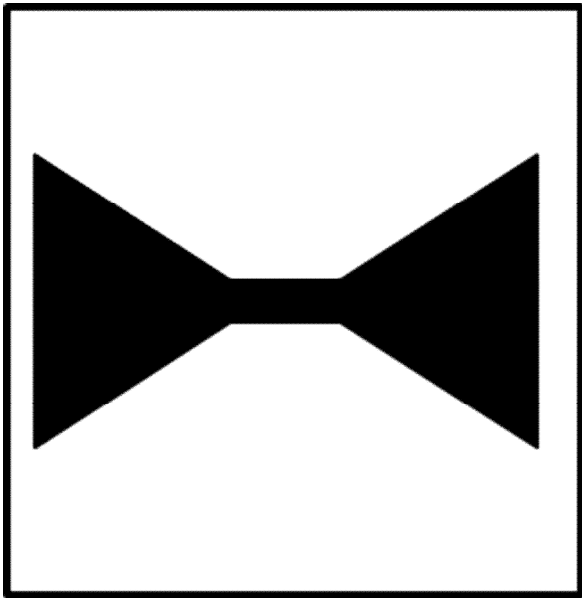


図 11 表面処理用三角形状
フォトマスク

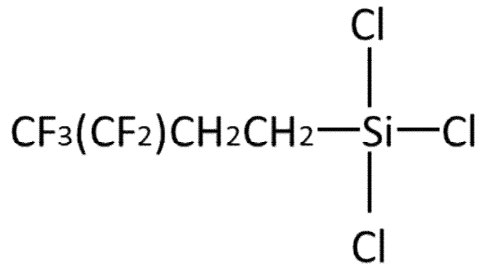


図 12 Trichloro(1H,1H,2H,2H-perfluorooctyl)silane

図 15 レジスト膜成膜

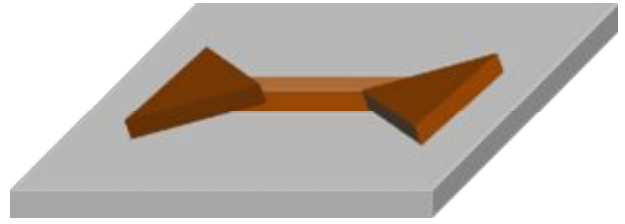


図 16 紫外線照射、現像

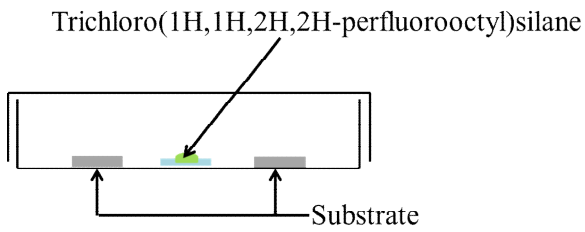
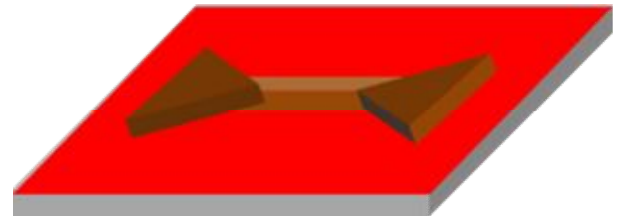


図 13 基板と薬品の位置

図 17 撥水処理

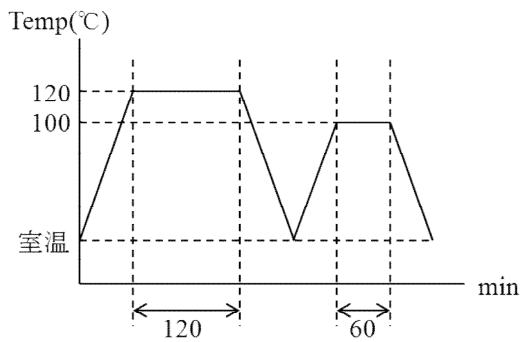


図 14 表面処理の時間、温度

図 18 剥離

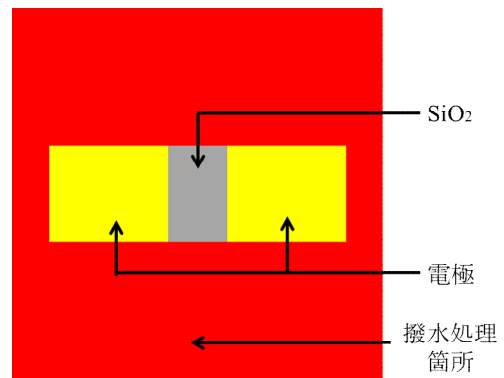


図 19 表面処理箇所



4. 評価方法・条件

評価には光学顕微鏡によるディッピング後の基板表面の確認を行った。Raman 分光装置を用いて基板表面上のウィスカーのピークを確認した。

5. 結果

Trimethylbenzene を有機溶媒とした C_{60} 飽和溶液を用いてディップコート後の四角形型の電極の試料の光学顕微鏡像を図 20 と図 21 に示す。電極上、電極間は未処理のためところどころに C_{60} の結晶が成長しており、最大で長さ $40\mu\text{m}$ 、幅 $1\mu\text{m}$ の結晶が確認出来た。表面処理を行っていないため特に溶液に対する濡れ性は変わっていないので、表面に付着した溶液が蒸発しながら、 C_{60} ウィスカーを形成していったものと考えられる。

その他の部分については撥水処理を行ったので、濡れ性が変化し、はじかれる。また、引き上げの際、残って付着した C_{60} 飽和溶液も接触角が高くなることで、小さな C_{60} 核が点在するものの、そこから結晶が成長しなかったと考えられる。

また、図 22 に C_{60} ウィスカーの Raman ピーク図を示す。1669 cm^{-1} 付近にピークが確認できた。 C_{60} の Ag(2) 振動モードと一致しており、ウィスカーが C_{60} だと確認できた。

一方、三角形型の電極を用いて同様に実験した結果(図 23、酢 24)を見てみると、電極と基板の境目に C_{60} ウィスカーの成長がみられた。

また、電極上に架橋出来たものと出来なかったものが観察されたので、以前に行われていた電極上、電極間に対する表面処理も併用することで、より良い成長制御が見込まれる中のものと期待される。

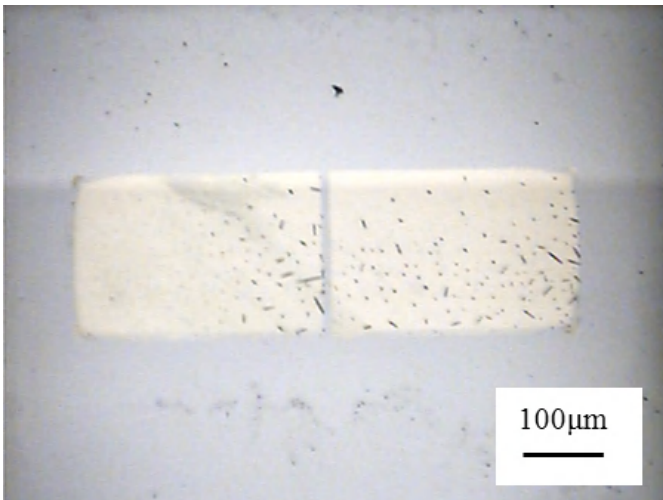
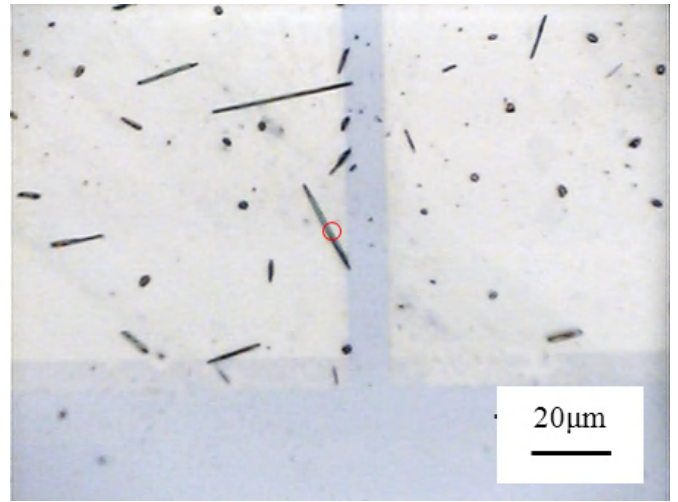
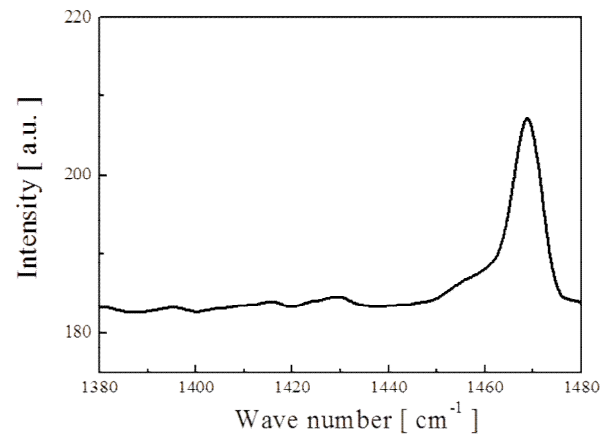


図 20 四角型電極による試料の光学顕微鏡像(対物 x10)



四角型電極による試料の光学顕微鏡像(対物 x50)

図 21 四角型電極による試料の



光学顕微鏡像(対物 x50)
図 22 Raman ピーク図

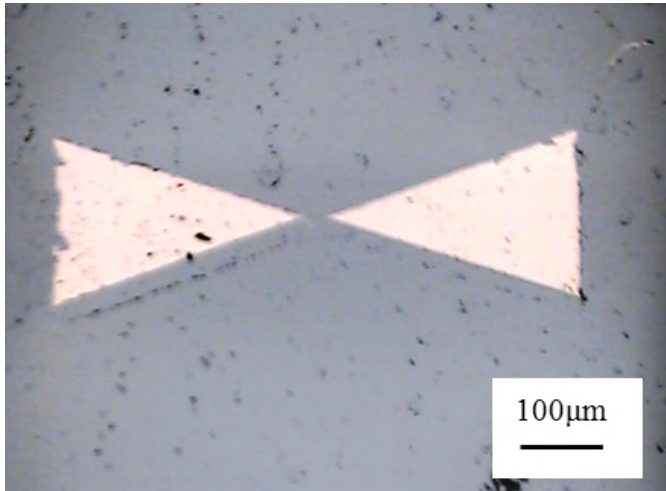


図 23 三角型電極による試料の光学顕微鏡像(対物 x10)

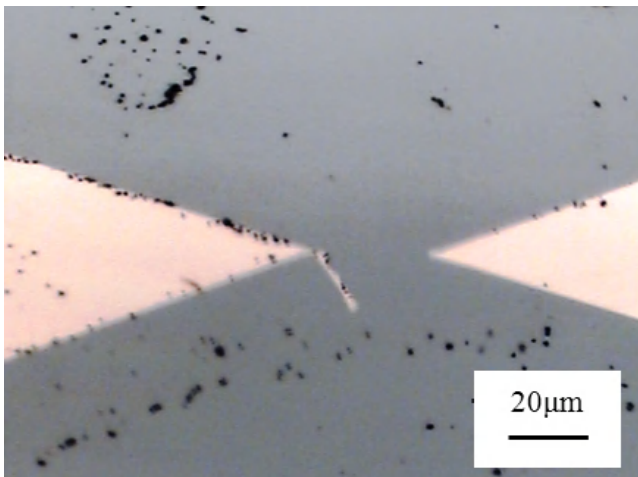


図 24 三角型電極による試料の光学顕微鏡像(対物 x50)

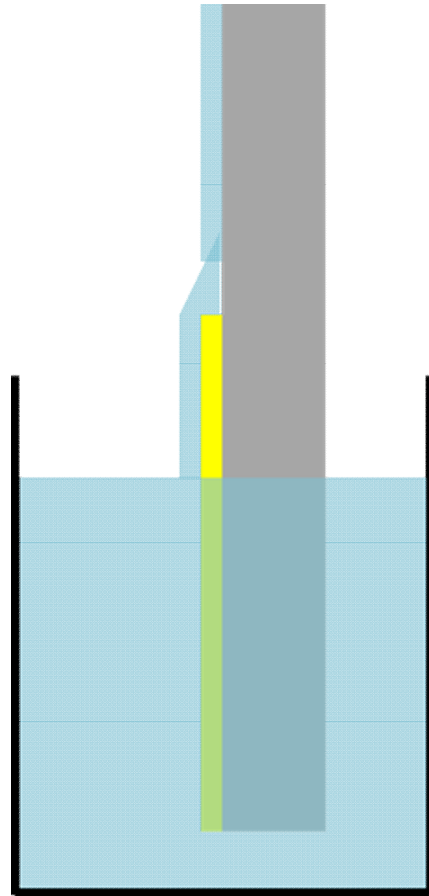


図 25 段差が小さい基板のディッピング

6. 考察

撥水処理を行った部分については、濡れ性が変化し、はじかれる。また、引き上げの際、残って付着した C_{60} 飽和溶液も接触角が高くなることで、小さな C_{60} 核が点在するものの、そこから結晶が成長しなかったと考えられる。

長方形電極を用いた試料では電極上、電極間に C_{60} ウィスカーが見られ、三角形状電極を用いた試料では電極と基板の境目、基板と表面処理箇所の境目に C_{60} の結晶が確認された。この成長の違いは電極の高さが一つの要因と考えられる。長方形電極は基盤と電極の高さの差が低いため図 25、図 26 に示すようにディッピングの際、溶液があまり段差で残留せず、溶液が気化、成長したと考えられる。

電極と基板の境目、基板と表面処理箇所の境目には高さの差がある。そのため図 27、図 28 に示すようにディッピング時にそこに溶液が残留したため、 C_{60} の結晶が析出したと考えられる。これを解決する方法としては基板にあらかじめ電極部分にエッチングを行ってから電極作製することで、図 29 に示すように平坦になり、電極間に架橋するのではないかと考えられる。



図 26 段差が小さい基板のディッピング後の C_{60} の想定される成長の様子

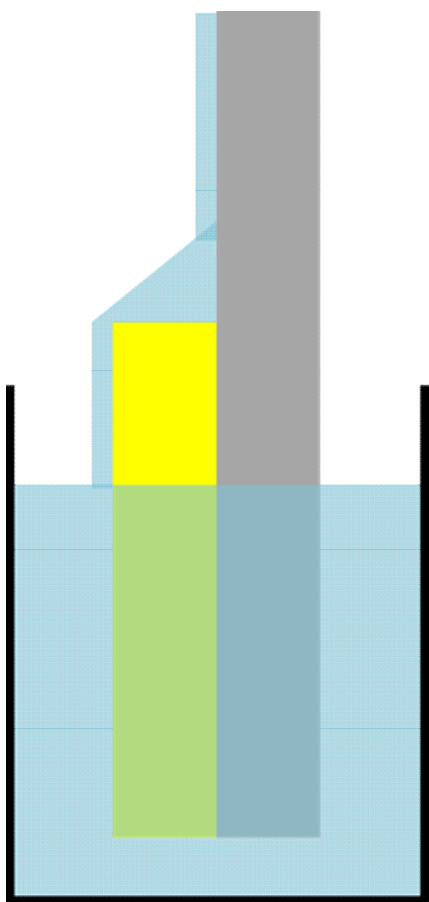


図 27 段差が大きい基板のディッピング

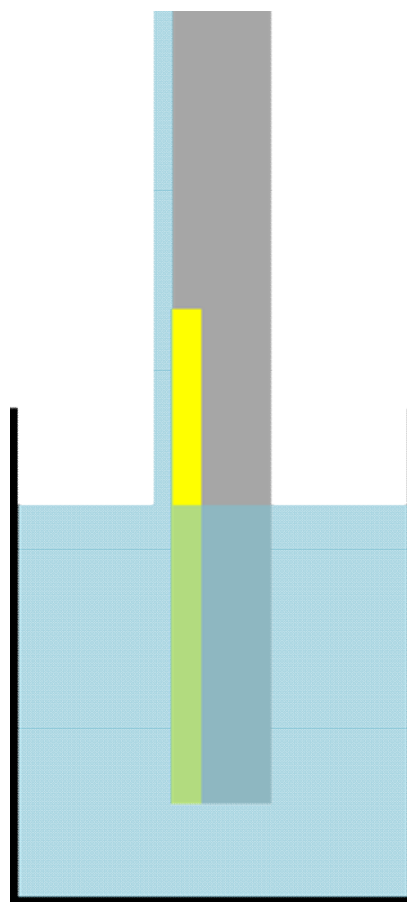


図 29 平坦化した基板のディッピング



図 28 段差が大きい基板のディッピング後の C_{60} の想定される成長の様子



図 30 平坦化した基板のディッピング後の C_{60} の想定される成長の様子

7. 課題と解決方法

今後の課題としては、電極と基板の平坦化、電極上・電極間の表面処理の併用、絶縁膜を作製上での実際の動作及び電気特性の評価が挙げられる。

基板の平坦化としては予め、基盤に電極型のエッチングを行い、そこに蒸着を行うことで電極の高さを調整できる。これにより基板に平坦な電極が作成できると考えられる。

8. まとめ

ボトムアップ法による有機電解効果トランジスタ作製の手法の一つとして、 C_{60} 飽和溶液を用いてディッピングすることによって出来る C_{60} ウィスカーに注目した。成長位置の制御手法として撥水処理を行うことを考え、実際に処理を行い、引き上げを行った。

表面処理をしていない部分については C_{60} ウィスカーの成長が見られた。逆に撥水処理をした部分については、未処理に比べ、 C_{60} ウィスカーの数は少なく、また大きさも小さいことから、撥水処理により成長を抑制出来たと考えられる。

今後の課題としては、電極と基板の平坦化、基板上・基板間の表面処理の併用、絶縁膜を作製上での実際の動作及び電気特性の評価が挙げられる。

9. 参考文献

- [1] 日本学術振興会情報科学用有機材料第 142 委員会 C 部会, 有機半導体デバイス基礎から最先端材料・デバイスまで-
- [2] Mingguang Yao, Britt M. Andersson, Patrik Stenmark and Bertil Sundquist, *CARBON*47, 1181 (2009)
- [3] Tachibana M, Kobayashi K, Uchida T, Kojima K, Tanimura M, Miyazawa K. *Chem Phys Lett* 2003;374:279–85. (2003) [1] 日本学術振興会情報科学用有機材料第 142 委員会 C 部会編, 「有機半導体デバイス」, オーム社(2010)
- [2] M Yao, B M. Andersson, P Stenmark, and B Sundquist, *CARBON*47, 1181 (2009)
- [3] M Tachibana, K Kobayashi, T Uchida, K Kojima, M Tanimura, and K Miyazawa. *Chem Phys Lett* **2003**;374:279. (2003)
- [4] Y. Tiba, “*Semiconductor FPD World 2007*”.11(2007)
- [5] K Ogawa, T Kato, A Ikegami, and H Tsuji, *Appl Phys Lett* **88**, 112109 (2009)